

La costante crescita delle velocità di trasferimento delle unità disco tipica degli ultimi anni ha imposto la necessità di aggiornare di pari passo le specifiche dell'interfaccia ATA per evitare che limitassero in qualche modo le prestazioni I/O delle unità disco. La diffusa tendenza degli utenti a sperimentare nuove applicazioni connesse alla creazione di video digitali, alla memorizzazione, alla riproduzione di audio digitale, alla condivisione di file su reti ad alta velocità e altre applicazioni a uso intensivo di dati imporrà la necessità di incrementare ulteriormente la velocità di trasferimento dati delle unità e conseguentemente anche di potenziare le attuali tecnologie di memorizzazione superando i limiti della tecnologia Ultra ATA. Il nuovo approccio adottato in questo senso è la tecnologia Serial ATA, un'implementazione seriale dell'interfaccia parallela Ultra ATA. L'adozione di questa nuova tecnologia per la progettazione di sistemi di I/O permetterà di estendere l'applicazione della tecnologia ATA oltre i limiti teorici del bus Ultra ATA.

Lo scopo di questo documento è quello di illustrare le differenze tecniche tra la tecnologia Ultra ATA e Serial ATA nonché di spiegare le ragioni alla base della transizione da un'architettura parallela del bus a una seriale. Il documento descrive e confronta gli aspetti progettuali principali di ciascuna tecnologia, ed esamina i vantaggi generali e specifici che la tecnologia Serial ATA può offrire agli utenti. Il documento non fa alcun accenno al protocollo ATA perché da un punto di vista prettamente tecnologico non esistono differenze sostanziali. Serial ATA è compatibile a livello di software con l'interfaccia ATA, quindi il sistema operativo la considera un dispositivo ATA standard. Il documento presuppone naturalmente che il lettore conosca i principi di progettazione elettrica di base, quindi è destinato prevalentemente ai produttori OEM, ai progettisti di sistema e ai produttori che prevedono di integrare un supporto per Serial ATA nei loro prodotti.

### Panoramica della tecnologia

Ultra ATA è il principale sistema per l'interconnessione di unità di memorizzazione per desktop, viene di fatto utilizzato per collegare l'host a periferiche quali unità disco, dischi ottici e supporti magnetici rimovibili. Ultra ATA è un'estensione dell'interfaccia parallela ATA originale introdotta a metà degli anni '80 ed è compatibile con tutte le versioni precedenti di questa tecnologia. L'ultima revisione delle specifiche Ultra ATA, accettata dal comitato T13 di INCITS (l'ente che gestisce le specifiche ATA) con il supporto di ANSI, è ATA/ATAPI-6, che supporta trasferimenti di dati fino a 100 MB/s. Lo sviluppo delle specifiche ATA/ATAPI-7, un aggiornamento all'architettura del bus parallelo che garantisce velocità fino a 133 MB/s, è attualmente in corso di definizione ([www.t13.org](http://www.t13.org)).

Serial ATA è la tecnologia che verrà utilizzata in futuro per collegare unità di memorizzazione interne e che sostituirà probabilmente la tecnologia Ultra ATA. Serial ATA può essere considerata un'evoluzione proattiva dell'interfaccia ATA, da un'architettura parallela del bus a una seriale. Questa architettura supera le limitazioni elettriche che rendono complesso il potenziamento della velocità di trasferimento sui tradizionali bus ATA. Serial ATA garantirà inizialmente una velocità di trasferimento dati pari a 150 MB/s, ma è destinata in futuro a raggiungere 600 MB/s e ad evolversi per almeno una decina di anni, almeno stando ai trend storici. Sebbene Serial ATA non sia in grado di interfacciarsi direttamente con l'hardware Ultra ATA, rispetta completamente le specifiche ATA ed è quindi compatibile con tutto il software ([www.SerialATA.org](http://www.SerialATA.org)).

### Confronto tra l'architettura del bus parallelo e seriale

#### Architettura del bus Ultra ATA

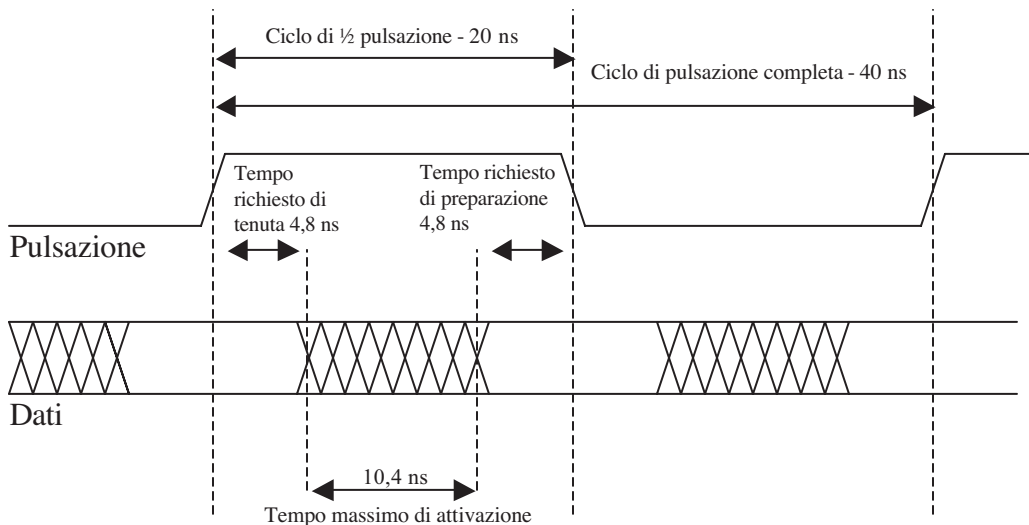
**Design del bus** – L'ultima revisione delle specifiche ATA, ATA/ATAPI-6, che specifica i requisiti di Ultra ATA 100, mantiene la compatibilità con le versioni precedenti utilizzando il bus dati standard a 16 bit e 16 segnali di controllo su un connettore da 40 pin.

**Larghezza di banda** – Per comprendere cosa significhi esattamente una velocità di throughput di 100 MB/s, è necessario prendere in considerazione numerosi fattori. Un bus dati a 16 bit trasmette due byte per transazione. Quindi, per ottenere una velocità di throughput di 100 MB/s, il bus dati deve essere

temporizzato a 50 MHz. Per minimizzare la complessità della progettazione del sistema a pulsazioni, Ultra ATA utilizza una “velocità di throughput dati doppia” ovvero un meccanismo di temporizzazione doppio per tutti i trasferimenti Ultra DMA. Con questa tecnologia, i dati vengono registrati sui lati ascendenti e discendenti dell’oscillazione della pulsazione dati, quindi la frequenza di pulsazioni richiesta risulta dimezzata. La larghezza di banda risulta così composta:

	25 MHz per pulsazione
x	2 per temporizzazione doppia per trasferimento dati
x	16 bit per lato
/	8 bit per byte
<hr style="border: 0.5px solid black;"/>	
=	100 MB/s

**Temporizzazione** – Come spiegato in precedenza, i dati devono essere temporizzati a 50 MHz oppure ogni 20 ns. A causa dei tempi di preparazione e mantenimento, è indispensabile che tutte le linee dati si attivino e si posizionino approssimativamente in 10 ns (vedere la *Figura 1*). Questo è il tempo di attivazione più lungo utilizzabile dai progettisti.



*Figura 1 – Temporizzazione richiesta per la velocità di burst Ultra DMA*

### Architettura del bus Serial ATA

**Design del bus** – A differenza del bus Ultra ATA che ha una configurazione parallela, Serial ATA utilizza un singolo percorso per il segnale utilizzato per trasmettere i dati serialmente, o bit per bit, e un secondo percorso seriale per le comunicazioni di avvenuta ricezione da parte della sorgente. Poiché ciascuno di questi percorsi di segnali è costituito da una coppia differenziale a due fili, il bus Serial ATA utilizza quattro linee di segnale per canale. I dati di controllo vengono trasmessi in brevi sequenze di bit predeterminate distinguibili dai dati, organizzati in pacchetti, oppure utilizzando segnali fuori dalla banda (segnali di controllo che utilizzano pulsazioni on/off, simili al codice Morse) e che non richiedono quindi linee di trasmissione dedicate.

**Banda** – Il bus parallelo da 16 bit di Ultra ATA è in grado di trasmettere due byte di dati per ciclo di frequenza. Benché Serial ATA sia in grado di trasmettere un solo bit per ciclo, il bus seriale può lavorare a una frequenza molto più alta per compensare la perdita di capacità parallela. Serial ATA verrà inizialmente reso disponibile con una banda di 1.500 Mbit/s o 1,5 Gbit/s. Essendo i dati codificati con 8b/10b (un sistema di codificazione utilizzato con i segnali differenziali digitali per mantenere un punto di tendenza “DC” medio costante ed efficace all’80%), la velocità di throughput massima effettiva risulta essere pari a 150 MB/s.

	Clock incorporato a 1500 MHz
x	1 bit per ciclo di frequenza
x	80% per codifica 8b/10b
/	8 bit per byte
<hr style="border: 0.5px solid black;"/>	
=	150 MB/s

**Temporizzazione** – Per ottenere velocità di trasferimento dati di 1,5 Gbit/s, è necessario che le operazioni di trasmissione e ricezione di bit avvengano entro 0,667 ns. Il tempo massimo di attivazione è di 0,273 ns, ovvero un intervallo molto più ridotto rispetto ai 10 ns utilizzabili con Ultra ATA. I parametri di progettazione elettrica del bus seriali sono invece molto più severi, come spiegano le sezioni successive. Serial ATA può quindi raggiungere e superare la temporizzazione necessaria per ottenere una larghezza di banda paragonabile a quella offerta da Ultra ATA.

## **Limitazioni della progettazione elettrica: come superare le complessità della progettazione parallela con un bus seriale**

Una progettazione ottimale di un qualsiasi bus ad alta velocità comporta una dettagliata analisi dei problemi legati alla progettazione dei sistemi analogici. Effetti analogici indesiderati associati con i bus dati paralleli quali crosstalk, ground bounce, riverbero e variazioni del clock pongono dei limiti sostanziali nella progettazione dell'interfaccia Ultra ATA, soprattutto per la necessità di mantenere la compatibilità con le precedenti tecnologie parallele. Questi stessi problemi ostacolano di fatto il potenziamento della velocità di trasferimento di Ultra ATA. Serial ATA risolve molti di questi problemi spostandosi su un bus dati seriale.

In questa sezione indichiamo i metodi di progettazione da seguire per ottenere l'attuale velocità di trasferimento dati di Ultra ATA evidenziando le complessità legate a futuri aumenti della velocità della tecnologia parallela. In entrambi i casi, il documento spiega in che modo è possibile potenziare le prestazioni di ATA grazie all'architettura del bus Serial ATA. Sebbene questo documento non presenti un elenco esaustivo dei problemi relativi alla progettazione di sistemi analogici, esamina comunque i principali fenomeni dovuti alla presenza di disturbi nei segnali e alle possibili fonti di errore, fornendo al lettore le informazioni necessarie per confrontare le proprietà elettriche da rispettare per progettare i singoli tipi di bus:

- Il fenomeno denominato crosstalk si verifica quando dei campi magnetici generati da correnti transitorie vengono accoppiati a dei vicini circuiti di corrente, come accade quando si utilizza un trasformatore. La portata del crosstalk è proporzionale alla velocità delle variazioni di corrente e al numero di accoppiamenti tra i circuiti di corrente. Per questa ragione è più evidente nei bus paralleli dove più linee adiacenti possono selezionare la stessa direzione nello stesso momento e causare un disturbo di tensione in uno specifico segnale.
- Il fenomeno del ground bounce si verifica quando più segnali vengono attivati contemporaneamente oppure si utilizzano driver ad alta velocità, una situazione piuttosto frequente quando si utilizzano bus dati paralleli. Il consumo di corrente istantaneo è tale che i condensatori dedicati al dispositivo non riescono a fornire la corrente necessaria e si verifica un calo di tensione. Se la tensione cala oltre un limite specifico, la variazione può essere interpretata come trasferimento di un bit.
- Il riverbero deriva da variazioni dell'impedenza nel percorso del segnale in sistemi in cui l'intervallo di incremento del segnale è prossimo o inferiore al ritardo di propagazione del percorso. Quando si verifica questa condizione, il percorso del segnale viene percepito come un sistema distribuito, ovvero come se tutti i punti del percorso del segnale non avessero contemporaneamente la stessa tensione. Mano a mano che il segnale si propaga lungo un percorso, il valore della tensione viene regolato sull'impedenza "effettiva" fino al punto di transizione del segnale. Se questa impedenza cambia improvvisamente, la tensione aumenta momentaneamente per mantenere il flusso. Questa tensione viene "riflessa" indietro lungo la linea di trasmissione fino alla sorgente, dove può essere a sua volta riflessa fino al punto di ricezione se non viene completamente smorzata o se non si adottano misure per evitare che il fenomeno continui indefinitamente. Ciò può causare oscillazioni nella tensione o riverbero nella linea di trasmissione.
- Le variazioni del clock derivano da discrepanze nei ritardi del percorso di trasmissione tra il clock e i segnali dati o dalla degradazione del segnale del clock. Ad esempio se la traccia del clock è più breve rispetto alle linee dati, il segnale del clock può arrivare a destinazione prima che le linee dati si siano stabilizzate, provocando quindi la registrazione di dati non corretti. Alternativamente, fenomeni di riverbero o disturbi sulla linea del clock possono ritardare la transizione del clock relativa all'attivazione dati, arrivando fino a violare i tempi di tenuta dei dati.

### **Progettazione elettrica: panoramica**

#### ***Ultra ATA: come garantire la compatibilità con i requisiti di progettazione precedenti***

A metà degli anni 80 l'industria del PC ha adottato lo standard ATA-1 come principale interfaccia I/O per la memorizzazione mantenendo sin da allora la compatibilità con le versioni precedenti. Il protocollo si è adattato passando da 3,3 MB/s con ATA-1 a 100 MB/s con ATA/ATAPI-6. Questo incremento radicale della velocità è stato tuttavia ottenuto al prezzo di una sempre maggiore complessità di progettazione. Nelle sezioni seguenti vengono esaminati molti dei principali progressi compiuti per raggiungere una velocità di trasferimento di 100 MB/s. Inoltre, vengono anche illustrate le limitazioni che impediscono di incrementare ulteriormente la velocità.

## **Considerazioni sulla progettazione elettrica di Serial ATA**

I fattori che limitano l'ulteriore incremento della velocità nelle specifiche Ultra ATA impongono la necessità di adottare strategie di progettazione diverse. Serial ATA risolve questo problema grazie alla transizione verso un bus seriale ad alta velocità. Per mitigare molti dei problemi di progettazione associati a bus ad alta velocità singoli o paralleli, Serial ATA utilizza un sistema basato su segnali differenziali a bassa tensione. Con questo approccio, ogni "segnale" di dati viene trasmesso su due linee che portano versioni uguali e opposte del segnale. Il ricevente decodifica quindi il segnale basandosi sulla tensione differenziale di queste linee. La tensione "comune", ovvero la tensione utilizzata dalle linee come riferimento CC sommato a qualsiasi disturbo inserito in entrambe le linee, viene rifiutato dal ricevente. Questa tensione comune può variare col tempo, anche se le variazioni superiori a una certa frequenza possono comunque raggiungere il ricevente sotto forma di disturbo. Queste straordinarie proprietà elettriche offrono molti vantaggi in termini di progettazione e permettono a Serial ATA di superare la velocità di Ultra ATA.

### **Strategia di temporizzazione**

#### **Ultra ATA: temporizzazione non interdipendente**

Per risolvere i problemi dovuti alle velocità di trasferimento dati elevate e ai ritardi di propagazione relativamente alti nelle schede e nei cavi, Ultra ATA utilizza una temporizzazione non interdipendente, nota anche come temporizzazione sincrona alla sorgente. Nelle installazioni a temporizzazione sincrona tipiche, i dati vengono trasmessi dalla sorgente e temporizzati dal ricevente utilizzando un segnale di clock locale. Con una temporizzazione non interdipendente, il clock o la pulsazione di dati vengono generati alla sorgente e inviati con i dati. Se le lunghezze e le caratteristiche di cavi o tracce sono identiche, i dati e la pulsazione arrivano contemporaneamente al ricevitore.

Questa tecnica consente di gestire con maggiore flessibilità i ritardi totali di propagazione, ma introduce alcune complessità aggiuntive. L'invio della pulsazione con i dati, espone la pulsazione a riverberi e riflessi. Se questo disturbo è abbastanza forte è possibile che i dati vengano "temporizzati due volte", soprattutto il segnale della pulsazione supera la soglia di attivazione. I tempi di posizionamento dei dati sono spesso più critici, poiché che la transizione della pulsazione è solitamente allineata in maniera più aggressiva alla transizione di dati.

Anche la variazione del clock diventa sempre più complicata, poiché i tempi di propagazione dei dati e del clock possono scostarsi rispetto ai ritardi previsti. Per ridurre i problemi legati alle variazioni del clock, i trasferimenti a 100 MHz (Ultra DMA Mode 5) devono utilizzare segnali a 3,3 V (contro 5 V delle precedenti specifiche ATA) in modo che le transizioni dei segnali siano maggiormente simmetriche rispetto alla soglia di attivazione di 1,5 V. Le impedenze di terminazione devono essere regolamentate per ridurre il riverbero nei segnali che potrebbe causare appiattimenti o picchi all'estremità del segnale, risultando così in incroci di soglia ritardati.

#### **Serial ATA: temporizzazione interna**

A differenza del bus ATA parallelo, Serial ATA non utilizza un segnale dedicato come pulsazione o clock, ma il clock è "incorporato" nel flusso dati stesso. Se non vengono trasmessi dati sul bus, viene trasmesso uno schema "101010..." in modo che i due dispositivi possano sincronizzare i loro ricevitori interni con la temporizzazione dei bit in arrivo. Questa sincronizzazione viene mantenuta durante la trasmissione dati. Il sistema di codifica 8b/10b impone diverse transizioni di bit ogni 10 bit anche durante la trasmissione dati; le variazioni del clock vengono minimizzate tracciando continuamente queste transizioni. La temporizzazione interna offre i vantaggi della temporizzazione sincrona alla sorgente senza introdurre i problemi associati alle variazioni del clock.

### **Cavi**

#### **Ultra ATA: cavo a nastro a 80 fili**

Fino ad ATA/ATAPI-3 o Ultra ATA 33, l'interfaccia ATA utilizzava un cavo a 40 fili per trasmettere i dati, di cui solo 7 connessi a terra. Tuttavia, poiché il fenomeno del crosstalk è proporzionale alla dimensione dei circuiti reciproci di corrente tra le linee del segnale, la distanza tra ciascun segnale e la rispettiva linea di ritorno di terra provocata dall'uso di questi cavi causava rilevanti casi di crosstalk. Per velocità di trasferimento superiori a 33 MHz (Ultra DMA Mode 3), il cavo originale da 40 fili è stato sostituito da una versione a 80 fili con linee alternate di segnale e terra. Questo approccio riduce significativamente il crosstalk tra i segnali e aiuta a bilanciare l'impedenza effettiva di ciascuna linea ad alta frequenza. Per minimizzare i problemi relativi all'integrità del segnale, è però indispensabile che il cavo non superi la lunghezza di 18" (0,5 m).

#### **Serial ATA: cavo a 4 fili con supporto per fili aggiuntivi di schermatura e terra**

Serial ATA utilizza un cavo con 4 fili che include coppie differenziali per trasmettere e ricevere dati. Per minimizzare l'impedenza e il crosstalk, molti cavi incorporano linee di schermatura e messa a terra aggiuntive che funzionano in modo simile alle 40 linee di terra inframezzate al cavo da 80 pin di Ultra ATA. Il connettore Serial ATA supporta 3 percorsi indipendenti di messa a terra. I cavi Serial ATA possono avere una lunghezza massima di 1 m.

## **Connettori**

### **Ultra ATA: connettore a 40 pin su doppia fila**

A differenza del cavo, che è stato aggiornato per essere utilizzato per trasferimenti dati ad alta velocità, il connettore ATA è ancora quello standard con 40 pin su doppia fila a causa della necessità di mantenere la compatibilità con le versioni precedenti. I 40 fili di terra aggiuntivi nel cavo sono collegati ai 7 pin di terra nel connettore. L'assenza di linee di terra aggiuntive fa sì che l'accoppiamento induttivo nel connettore provochi numerosi eventi di crosstalk durante l'attivazione. L'effetto del crosstalk è maggiore su un segnale che rimane costante mentre tutti i segnali vicini viaggiano nella stessa direzione e può addirittura arrivare fino a 1 V nei casi peggiori. Questo disturbo può rappresentare un problema soprattutto quando si sta trasmettendo o ricevendo verso/da un positivo collegato alla parte centrale del cavo. Essendo il crosstalk proporzionale alle variazioni di corrente nel tempo, esso può essere ridotto limitando i tempi di aumento e caduta, o tempo di rotazione, del bus. Questa strategia però obbliga a utilizzare velocità di clock inferiori e non consente quindi di incrementare la velocità del bus.

### **Serial ATA: connettore personalizzato a 7 pin**

Il connettore da 0,5" (1,2 cm) collega direttamente le 4 linee del segnale e le 3 linee di terra al terminale ricevente in una fila singola. Il crosstalk generato è limitato poiché il connettore comprende i piedini di schermatura e di terra. Il terminale ricevente utilizza connettori estesi per i 3 segnali di terra in modo che il collegamento di terra tra il dispositivo e l'host possa essere condiviso prima che i segnali vengano applicati alla comunicazione. Una sequenza di collegamento simile viene rafforzata dal nuovo connettore da 7/8" a 15 pin su singola fila. Questa caratteristica è necessaria per supportare la funzionalità di hot-plug.

## **Strategia di terminazione**

### **Ultra ATA: terminazione alla sorgente**

Le configurazioni Ultra ATA vengono terminate alla destinazione per minimizzare i riverberi. Quindi, se si utilizza questo schema di terminazione, è necessario installare un resistore di serie sull'uscita di trasmissione del driver. La grandezza di questa resistenza viene scelta in modo che la resistenza sommata all'impedenza dell'uscita del trasmettitore corrisponda alla traccia controllata e/o all'impedenza del cavo. Ciò divide la tensione in uscita dal driver e dimezza di fatto la potenza del segnale emesso. Quando il segnale raggiunge il ricevente, viene riflesso alla differenza dell'impedenza che si forma tra la linea di trasmissione o il cavo a impedenza controllata e la resistenza estremamente elevata dell'ingresso del ricevente. Questo riflesso raddoppia la forza del segnale ricevuto ovvero ripristina l'ampiezza originale del segnale. Quando il segnale riflesso viene propagato indietro sino alla sorgente, si genera un percorso a impedenza continua verso la terra e il segnale viene completamente assorbito, se la terminazione è stata effettuata correttamente. Se il resistore di terminazione non è idoneo, parte del segnale riflesso verrà riflesso nuovamente causando riverbero. Se il riverbero ha un'ampiezza abbastanza alta, è possibile anche che influenzi il tempo di "sistemazione dei dati".

Questo schema di terminazione è molto efficace se si utilizzano singoli driver e ricettori alle estremità opposte del cavo di collegamento. Il cavo ATA standard, comunque, consente di collegare un secondo dispositivo a metà del percorso del segnale. A questo punto del cavo, il segnale subisce un "appiattimento" quando il segnale trasmesso arriva a metà forza e il segnale riflesso deve propagarsi all'indietro dal ricevitore prima che possa essere ottenuta tutta la tensione richiesta. Se il valore di overshoot del segnale iniziale è abbastanza alto, il segnale a mezza ampiezza può superare la soglia di attivazione svariate volte prima che arrivi il segnale riflesso. Questo valore di overshoot può essere controllato limitando il tempo di rotazione dell'uscita, sebbene questa soluzione impedisca di ottenere velocità maggiori per il bus.

### **Serial ATA: specifiche di impedenza più contenute/supporto per la corrispondenza automatica all'impedenza**

Poiché Serial ATA utilizza solo 4 linee segnale per canale, offre costi di terminazione inferiori sia in termini di progettazione che di costi effettivi. Tutti i dispositivi devono infatti fornire specifiche impedenze di terminazione. Viene fornito inoltre supporto per circuiti di corrispondenza all'impedenza per garantire una perfetta corrispondenza per tutti i tipi di cavi e dispositivi. Benché Serial ATA utilizzi lo stesso schema di terminazione alla sorgente di ATA parallelo, il sistema elimina molti problemi grazie soprattutto all'uso di questa terminazione praticamente perfetta e dalla topologia di collegamento point-to-point, che fa sì che l'unico ricevitore sia al punto finale della linea di trasmissione.

## **Progettazione schede**

### **Ultra ATA: limitazioni del bus dati parallelo e delle tracce per il clock**

L'interfaccia ATA utilizza 32 linee di segnale per ciascun canale, con una configurazione tipica di 2 canali Ultra ATA per scheda, pertanto il connettore I/O deve trasmettere al connettore ATA 64 segnali ATA. Per minimizzare crosstalk e riverbero, è necessario specificare in modo accurato le larghezze delle tracce e delle separazioni. La massima distanza tra le tracce è generalmente pari a 8" (20,3 cm). Per ridurre al minimo le variazioni del clock, è indispensabile che la lunghezza delle tracce non superi la distanza di 0,5" (1,2 cm) dalla linea di pulsazione.

### **Serial ATA: limitazioni del tracciamento differenziale accoppiato**

Ciascun canale Serial ATA è costituito da due coppie differenziali, per un totale di 4 linee di trasmissione. Ciascuna coppia deve essere tracciata con le linee differenziali a separazione costante e di lunghezza identica. L'elevata velocità dei segnali e le limitazioni dei materiali comunemente usati per i tracciamenti su PCB FR4 impongono una lunghezza minima di 6" (15,2 cm) per le tracce. Con Ultra ATA, è molto importante tracciare correttamente i segnali anche se di fatto il numero di segnali da tracciare è molto minore. Ciascun canale Serial ATA richiede 4 tracce, il che significa che il supporto per 5 unità richiederebbe un totale di 16 segnali tracciati contro i 74 di Ultra ATA.

## Tensione del segnale

### **Ultra ATA: l'eredità della tolleranza ai 5 V**

I dispositivi che utilizzano Ultra DMA Mode 5, o trasmissioni da 100 MB/s, devono utilizzare segnali a 3,3 V per bilanciare i tempi di transizione da alto a basso e da basso ad alto. Per essere completamente compatibili con la tecnologia precedente, però, i dispositivi e l'host Ultra ATA devono avere una tolleranza ai 5 V, che evita possibili danni al momento del collegamento di dispositivi ATA/ATAPI-5 o di generazioni precedenti. Questa tolleranza ai 5 V è un fattore da tenere presente durante la progettazione IC, anche perché è probabile che diventi sempre più difficile da supportare nei nuovi procedimenti di progettazione di CMOS.

### **Serial ATA: segnali a basso differenziale di tensione**

Le capacità delle coppie differenziali di respingere il disturbo consente di utilizzare segnali di tensione inferiore. Con Serial ATA, l'oscillazione di tensione è maggiore di 0,125 V rispetto alla tensione comune che è pari a 0,25 V. Poiché Serial ATA non è compatibile con le specifiche ATA precedenti in termini di hardware, il limite della tolleranza per i 5 V è stato rimosso.

## **Serial ATA: altri fattori oltre l'ottimizzazione delle caratteristiche del segnale...**

### Metodi di collegamento

#### **Ultra ATA: bus Master/Slave condiviso**

La tecnologia Ultra ATA supporta un massimo di 2 unità disco per canale su un bus condiviso. Sebbene i due dispositivi vengano genericamente indicati come "master" e "slave", non esiste alcuna differenza operativa o di priorità tra gli stessi. L'adattatore per il bus host è il vero master del bus e utilizza lo stato master/slave delle unità disco per trasferire le richieste al dispositivo corretto ed individuare il dispositivo di boot. Anche se Ultra ATA supporta un algoritmo di accodamento dei comandi, questo viene raramente incorporato nei dispositivi, quindi il bus dati si blocca se rimane in attesa di un comando per una delle due unità disco. Questo è anche il motivo per cui la larghezza di banda del bus viene condivisa tra i dispositivi master e slave quando entrambi stanno interagendo attivamente con l'host.

#### **Serial ATA: connessioni point-to-point per una banda dedicata**

Serial ATA utilizza una topologia di connessioni point-to-point, quindi ciascuna sorgente è collegata a una destinazione. Ogni canale ha la possibilità di lavorare indipendentemente per evitare che ci siano conflitti tra le unità disco e condivisione della larghezza di banda dell'interfaccia. Questa strategia di connessione evita che sia necessario configurare i jumper dei dispositivi come master o slave.

### Specifiche di cavi e connettori

#### **Ultra ATA: cavo a nastro di grandi dimensioni**

Ultra ATA utilizza un cavo da 2" (5 cm) a 80 fili di lunghezza massima pari a 18" (0,5 m). Per garantire la compatibilità con le precedenti revisioni ATA, Ultra ATA utilizza un connettore a 40 pin disposti su due file. Ciò permette di collegare i connettori a 40 pin a sistemi Ultra ATA non compatibili. L'alimentazione viene normalmente fornita da un connettore a 4 pin dedicato. Per le unità disco di dimensioni più piccole, è possibile usare anche una versione più piccola da 46 pin di cavi/connettori non compatibili con l'hardware per trasferire alimentazione e dati contemporaneamente.

#### **Serial ATA: cavo sottile e flessibile con connettore ridotto**

Lo spessore dei cavi Serial ATA tipici è generalmente pari a 0,25" (0,6 cm), mentre la lunghezza può arrivare fino a 1m. Ciò consente di creare percorsi più appropriati che non ostacolano la circolazione dell'aria e riducono l'affollamento all'interno dello chassis. Il connettore da 0,5" (1,2 cm) a 7 pin occupa uno spazio minimo sulla scheda madre o sul dispositivo, caratteristiche che lo renderanno sicuramente idoneo per le nuove unità disco da 2,5" (6,3 cm). Il connettore per il segnale Serial ATA e il connettore aggiuntivo per l'alimentazione sono abbastanza sottili da poter essere usati su tutte le unità disco attualmente disponibili senza bisogno di apportare modifiche o installare ulteriori connettori. Per comprendere esattamente lo spazio occupato dai connettori Serial ATA, basta pensare che in un sistema a quattro unità disco i connettori Serial ATA occupano il 25% dello spazio occupato da connettori analoghi Ultra ATA.

### Caratteristiche aggiuntive

#### **Ultra ATA: supporto di base per l'affidabilità**

La revisione ATA/ATAPI-6 include il supporto per il controllo degli errori CRC nelle trasmissioni di dati, che ha lo scopo di verificare che i dati inviati vengano ricevuti correttamente. Le trasmissioni dei segnali di controllo non sono protette.

### ***Serial ATA: migliore affidabilità, supporto per hot swap, accesso diretto alla memoria first-party***

Serial ATA aggiunge una correzione degli errori CRC a 32 bit a tutti i bit trasmessi anziché solo ai pacchetti dati come avviene in Ultra ATA. Inoltre, Serial ATA supporta la funzionalità di hot swap a condizione che si utilizzino dispositivi hardware e connettori specifici (cuscinetti a lunghezza variabile, forza di inserimento minima e posizione specifica delle piastre di appoggio dei dispositivi). Se utilizzati con driver software appropriati, i dispositivi Serial ATA possono essere collegati sfruttando la funzione di hot plug internamente allo chassis o collegati a una scheda madre o alloggiamento per dispositivi. Serial ATA fornisce inoltre supporto integrato per l'accesso diretto alla memoria first-party, eliminando così il problema dei colli di bottiglia causati dai controller onboard DMA.

## **Conclusioni**

L'obiettivo di questo documento consisteva nell'illustrare i principali fattori connessi alla transizione ai nuovi bus I/O per la memorizzazione e i vantaggi che ne derivano. Il documento descrive gli elementi più problematici che devono essere presi in esame in fase di progettazione dei componenti elettrici e che impediscono di incrementare ulteriormente la velocità dell'interfaccia Ultra ATA. Il documento spiega inoltre come sia possibile superare questi ostacoli con la tecnologia Serial ATA. Il documento descrive infine i vantaggi offerti dalla tecnologia Serial ATA, ovvero i vantaggi in termini di architettura e la possibilità di disporre di funzionalità aggiuntive e di migliorare le caratteristiche progettuali.

### ***Serial ATA raggiunge e supera la larghezza di banda dell'interfaccia Ultra ATA parallela grazie a caratteristiche progettuali più avanzate***

- I segnali differenziali consentono di respingere il crosstalk e il ground bounce, oltre ai disturbi causati dalla tensione comune
- La temporizzazione interna fornisce il vantaggio di una temporizzazione sincrona alla sorgente senza i problemi legati alle variazioni di clock dovuti a una scarsa intensità del segnale di pulsazione e dalle lunghezze di tracciamento diverse
- Il migliore controllo delle caratteristiche progettuali dei cavi consente di usare cavi più lunghi
- I connettori Serial ATA sono appositamente progettati per ridurre crosstalk, un problema molto diffuso sui connettori Ultra ATA
- La corrispondenza automatica dell'impedenza riduce notevolmente il riverbero e quindi i tempi di "sistemazione" dei dati
- La nuova tecnologia è meno complessa e riduce lo spazio necessario per il tracciamento dei percorsi nella scheda madre
- I segnali a bassa tensione (fino a un massimo di 0,5 V) garantisce la necessaria espandibilità
- I miglioramenti apportati all'architettura del bus Serial ATA offrono una velocità iniziale di 150 MB/s destinata ad incrementare fino a 600 MB/s

### ***Serial ATA offre più vantaggi rispetto alla tecnologia Ultra ATA***

- La topologia di connessione point-to-point assicura velocità dedicate di 150 MB/s per ciascun dispositivo
- I cavi più sottili e più lunghi semplificano la gestione
- Il minor numero di segnali d'interfaccia riduce lo spazio occupato sulla scheda madre e semplifica il tracciamento
- Le migliori caratteristiche progettuali dei connettori rendono i dispositivi più facili da installare e più affidabili
- Controllo degli errori CRC su tutti i dati e le informazioni di controllo
- Supporto per hot swap
- Supporto per l'accesso diretto alla memoria first-party

## **Bibliografia**

1. "Serial ATA: High Speed Serialized AT Attachment Revision 1,0", Serial ATA Working Group
2. "Information Technology: AT Attachment with Packet Interface – 6 Rev. 3b", Comitato T13
3. Johnson, Howard - "High-Speed Digital Design: A Handbook of Black Magic" – Prentice Hall, 1993